

반도체 설계의 미래를 이끌 청년 인재들이 한자리에 모이다

- 제27회 「대한민국 반도체 설계대전」 시상식 개최
- 연세대 대학원생 팀 대통령상 수상 등 총 21개 팀 수상

산업통상부(장관 김정관, 이하 산업부)와 지식재산처가 주최하고 한국 반도체산업협회가 주관하는 「제27회 대한민국 반도체 설계대전」 시상식이 10월 15일(목) 서울 코엑스 4층 컨퍼런스룸에서 개최되었다. 이날 행사에는 대회 수상자들을 비롯해 후원기업 관계자 등이 참석하였다.

올해로 27회째를 맞이한 「대한민국 반도체 설계대전」은 전국의 반도체 설계 전공 대학생들의 설계 능력향상과 창의적인 아이디어 발굴을 위해 매년 개최되고 있다. 이번 대회는 총 73개의 작품이 출품되었으며, 예선과 본선 심사를 거쳐 총 21개의 작품이 최종 수상작으로 선정되었다. 영예의 대통령상은 1위를 차지한 연세대학교 팀에게 수여되었다.

참가 학생들은 대회 후원사들이 제공한 반도체 설계 소프트웨어를 지원 받아 각자의 아이디어를 실제 결과물로 구현했으며, 시상식 전 직접 작품을 내빈들에게 시연하는 시간도 가졌다. 올해 대회에서는 ‘Innovate Today, Shape Tomorrow’ 라는 주제에 맞게, 최근 반도체 산업의 기술 혁신 흐름 속에서 우리나라 반도체 설계 인재들의 우수한 역량과 성장 가능성을 확인할 수 있었다.

산업부 최우혁 첨단산업정책관은 개회사를 통해 수상한 학생들을 축하하고, “우리나라 반도체 설계 산업을 이끌어갈 학생들이 마음껏 도전하고 성장할 수 있도록 정부도 적극 지원하겠다” 며 격려의 메시지를 전하였다.

담당 부서	첨단산업정책관 반도체과	책임자	과 장	안홍상 (044-203-4270)
		담당자	주무관	배재현 (044-203-4254)

□ 행사목적

- 반도체 설계 분야 전공 대학(원)생들의 창의적인 아이디어 발굴 및 설계 능력 배양을 통한 우수 설계 인재 양성

□ 행사개요

- (일시) '26.10.15(목), 09:15~11:00
- (장소) 코엑스 컨퍼런스룸(402호)
- (참석자) 산업부 첨단산업정책관, 한국반도체산업협회 상근부회장, 시스템반도체 업계 임직원, 수상 학생 등 100여명
- (시상) 정부포상 8점(대통령상 1점, 국무총리상 1점, 산업통상부장관상 4점, 지식재산처장상 2점), 민간포상 13점(협회장상 2점, 기업특별상 11점)

□ 세부일정

시간		주요 내용	비고
09:15~09:35	(20')	수상작(6점) 시연	대통령상(1), 국무총리상(1), 장관상(4) 수상작
09:35~09:40	(5')	개회 및 주요 참석자 소개	
09:40~09:45	(5')	개회사	산업통상부
09:45~09:50	(5')	축사	한국반도체산업협회
09:50~10:20	(30')	설계기술 동향 세미나	케이던스코리아
10:20~10:55	(35')	시상식	
10:55~11:00	(5')	기념촬영 및 폐회	

붙임 2

「제27회 반도체 설계대전」 최종 수상작

상 명		대 학 교	대표 참가자	작 품 명
대통령상 (1)		연세대학교	이정현	A 14Gb/s/pin 0.163pJ/b DQ Receiver for HBM with Baud-Rate Phase Tracking Loop Supporting Background Offset Calibration
국무총리상 (1)		서울과학기술대학교	최다훈	장문 맥락 LLM 추론을 위한 프리필/디코드 분리형 KV 캐시 압축 기반 종단 간 추론 가속기
산업통상부장관상 (4)		서울대학교	이사랑	고속 직교 보정 기법을 적용한 W-대역 완전 대칭 직교 국부발진기 생성기
		부산대학교	명진만	A 26-42.5 GHz Wideband Variable-Gain Phase Shifter Based on A Vector-Summing amplifier
		중앙대학교	남인호	EMLUT: EML 연산자 기반 저전력 범용 비선형 연산 가속기
		울산과학기술원	김승빈	스마트 글래스를 위한 In-Streaming Processing 기반 하이브리드 CIM-NPU 구조 저전력 SoC
지식재산처장상 (2)		서강대학교	조주미	A Hybrid Bipolar-Output Isolated Gate Driver Power Supply with Primary-Side Regulation and Switched-Capacitor for SiC Power Devices
		한국과학기술원	신동준	글로벌 5G 통신을 위한 CMOS 다중대역 송수신기 전치단 집적회로
기업 특별상 (11)	삼성전자	서울과학기술대학교	황인성	온디바이스 멀티모달 AI를 위한 RISC-V 기반 시각-언어모델 종단 간 추론 가속 SoC
	실리콘마이터스	서강대학교	정현우	A 92.4% Peak Efficiency 48V to 0.8-1.6V Hybrid Converter with Inductor-Interleaved Fibonacci Switched Capacitor
	LX세미콘	연세대학교	홍상은	A 12-Gb/s/pin Single-Ended PAM-3 Transmitter with Hybrid Crosstalk Cancellation Using Feedforward Equalization and Time-Modulated Clocking
	시놉스코리아	고려대학교	심창민	A 27-Gb/s/pin Inverter-Based Delay-Matched PAM-3 Transceiver With Pattern-Selective Switching Jitter Compensation for Die-to-Die Interfaces
	SK하이닉스	서울대학교	한명호	스트로브 트리거 기반 디지털 레귤레이터 및 로컬 복제 레귤레이터를 활용한 차세대 HBM 인터페이스 클럭 안정화 기술
	에이디테크놀로지	울산과학기술원	서보경	모바일 환경에서의 실시간 음성 동시통역을 위한 SSM 모델 가속 기반 프로세서
	텔레칩스	서울과학기술대학교	민태홍	Bit-Level Fusion Accelerator 기반 정맥인식 임베디드 시스템
	케이던스코리아	강원대학교	윤석주	70 dBm 이상의 Out-of-Band IIP2와 87.8 dB 송수신 격리를 달성한 블로커 강인형 In-Band Full-Duplex 수신기 설계
	매스웍스코리아	서울대학교	김중화	AI 인프라 다중 레인 인터커넥트에서 레인별 전송률 가변과 Deep-SSC 대응을 지원하는 저전력 직접 주파수 추적 디지털 CDR
	사이언티픽 아날로그	성균관대학교	황윤범	A Fully Integrated, GBW-Enhanced Tri-Loop LDO with Maximum Ripple Rejection Tracking for Wideband Power Supply Rejection
	바움디자인 시스템즈	상명대학교	박다빛	256-bit 데이터 전송 구조를 갖는 RISC-V 기반 가변 데이터 폭 4-Lane SpMV 가속기
한국반도체산업협회장상 (2)		이화여자대학교	박혜원	A Statistics-Guided Mixed-Precision FPGA Accelerator for Low Power Nighttime Pedestrian DetectionK11
		아주대학교	조영민	NUCLEUS-OMMX