반도체 산업
3대 기술협력 추진방안

① 반도체산업 표준화 (大-大-中小)
② 차세대 반도체 공동 R&D (大-大)
③ 장비·재료 성능평가 확대 (大-中小)

2008. 6. 25

지 식 경 제 부

Ⅰ 반도체산업 표준화 추진 (大-大-中小 기술협력)

1. 반도체산업 표준화 필요성

가. 국내 반도체 업계의 문제점

□ **장비·재료** 산업은 **반도체시장의 20% 이상을 차지**하는 **핵심 후방산업**이나, **국내 기업의 경쟁력은 미흡**한 수준

* 세계 Top 10 업체(일본 5개, 미국 4개, 유럽 1개)가 전체 시장의 60% 점유 (국내 장비업체 중 세계 50위권 1개사(주성ENG), 재료업체는 20~30위권)

○ 그간 국내 장비·재료업계는 **선진국 Catch-up 전략**으로 인해 **세계시장 규모 확대 및 시장 선점에 실패** (300mm)

* 미국·일본 기업들은 국제 표준화 단체(SEMI, SEMATECH, SELETE 등)를 통해 2000년대 초반부터 현재 300mm 장비·재료 시장 장악

○ 국내 업계는 **초기 표준화 대응 부족**으로 인해 **300mm 제품 개발 지연, 표준시스템 적용상 추가 부담, 특허 애로** 등에 직면

【 국가별 반도체산업 규모 (07년) 】 (억불, %)

	메모리	비메모리	장비·재료	계
미국	123 (20.8)	1,147 (53.4)	285 (35.1)	1,555 (43.5)
일본	95 (16.1)	532 (24.8)	335 (41.2)	962 (26.9)
EU	59 (10.0)	276 (12.8)	93 (11.4)	428 (12.0)
한국	**254 (43.1)**	**53 (2.5)**	**78 (9.6)**	**385 (10.8)**
대만	54 (9.1)	106 (4.9)	10 (1.2)	170 (4.8)
전체	590	2,149	839	3,578

□ **메모리반도체** 소자는 **우리 업계가 세계 1위**를 차지하고 있음에도 불구하고, **국제 제품표준의 리더십 확보에 실패**

* 램버스(D램, 미국), 샌디스크(낸드플래시, 미국) 등에 매년 수억불 지급

○ 특히 국내 메모리 업계는 **세계 최고수준의 설계·공정기술**에 맞는 **국제 표준화(JEDEC* 등) 리더십 확보전략 부족**

* JEDEC(Joint Electron Device Engineering Council, 국제반도체표준협의기구)
: 미국 전자공업협회(EIA)의 하부 조직으로, 전자 장치의 통일규격을 심의·책정

나. 표준화 시급성 및 필요성

① 장비 · 재료 분야

□ 최근 **2012년 이후 450mm 전환**이 논의되면서 **국내외 표준화 조기 추진**을 통한 **차세대 장비 · 재료시장 선점** 필요성 증대

* 300mm 웨이퍼(현재) → 450mm 웨이퍼 생산 전환시 2.5배 생산성 향상

○ 세계 반도체업계는 **450mm 공정 · 장비 공동 R&D** 및 **Pilot Line 공동 활용** 등을 통해 효율적인 표준화 추진 중

* 삼성, 인텔, TSMC는 i-SEMATECH(국제R&D컨소시엄)에서 450mm 논의 중

□ 또한 현재 양산중인 **300mm 장비 · 재료**의 물류시스템 등 **일부 분야 표준화**를 통해 국내 **반도체업계 효율성 제고** 가능

* SEMI 주도로 장비 입력단, 장비내 · 외 운송, 환경안전 등 표준화 추진 중

○ 현재 국내 소자 · 장비업계의 **'300mm Prime 전략'**(기존 생산라인 성능개선)과 연계한 **300mm 표준화 필요**

☞ 차세대 **450mm 장비 · 재료 시장 선점** 및 **300mm 생산라인 효율성 제고**를 위해 장비 · 재료 표준화 추진 필요

② 반도체 제품 분야

□ 테라비트급 **차세대 메모리 개발이 본격화**되는 상황에서 **R&D 과정부터 소자 표준화**를 **업계 공동으로 추진**할 필요

* D램(저장불가), 플래시메모리(느린속도)의 한계를 극복하기 위한 대안으로 현재 Po램, Re램, NFGM, P램(플래시 대안), STT-M램(D램 대안) 개발 중

○ 차세대 메모리는 2012년 이후 시장이 창출될 전망으로 **원천기술 개발 → 성능평가 → 표준화**를 체계적으로 연계

☞ 국내 메모리 업계간 차세대 소자 표준화 및 국제표준 주도를 통해 향후 **신규시장 창출, 지적재산권 등 리더십** 확보 필요

2. 표준화 사업 추진 전략

가. 『표준화 협의체(KSSA*)』 구성

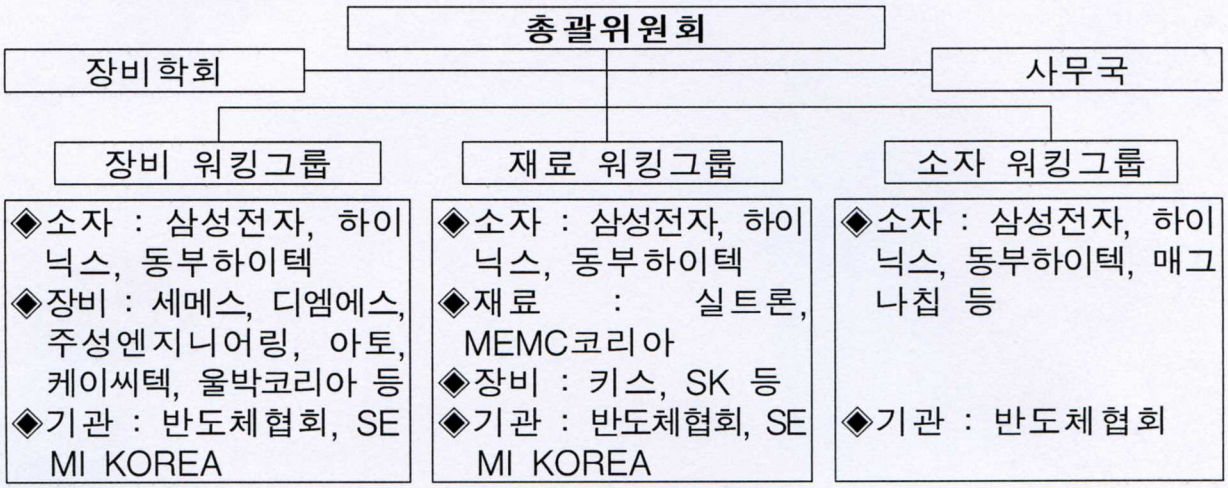
* Korea Semiconductor Standardization Association

□ 국내 반도체 업계·학계·연구계를 포괄하는 **표준화 협의체**를 구성, **장비·재료·소자** 등 **분야별 표준화** 추진

○ 표준화 협의체의 의사결정 기구로 **총괄위원회**를 두고, **3개 분야별 워킹그룹**(장비·재료·소자)을 운영

* 반도체산업협회에 총괄위원회, 워킹그룹 지원을 위한 사무국 운영

【 표준화 협의체 추진체계 】



* 총괄위원회 위원장은 표준화논의 리더십 확보를 위해 소자업계 중 선임

□ 표준화 협의체는 표준화 관련기관인 **기술표준원(소자), SEMI* KOREA(장비·재료)를 포함**함으로써, 국내 반도체산업 **표준화 사업의 통합기구**이자 **국제 표준협력의 창구** 역할을 수행

* Semiconductor Equipment and Materials International(세계 반도체장비 재료협회)

【 분야별 국제표준 협력 연계방안 】

	국 내	해 외
장비 분야	장비 워킹그룹	SEMATECH(미국), IMEC(EU)
재료 분야	재료 워킹그룹	SEMI(미국) 웨이퍼 워칭 그룹
소자 분야	소자 워킹그룹	JEDEC(미국), ITRS 기술 로드맵

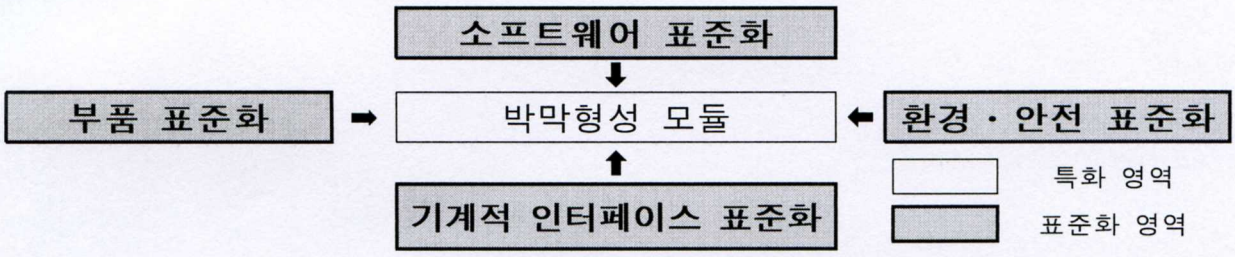
나. 장비 · 재료 표준화

□ 장비 · 재료를 **특화 영역 ↔ 공통 영역**으로 구분, **공통 영역**을 중심으로 **정부 · 민간 공동 표준화**를 추진

* 공통 영역 : Wafer, 입력단, 장비내 운송 · 물류, 환경 · 안전 등

○ **특화 영역**은 소자 · 장비기업의 **핵심원천기술에 해당**하므로 기업간 **공동R&D를 통한 광의의 표준화**를 단계적으로 유도

【 장비 표준화 예시 (증착장비) 】



□ 이미 양산 적용중인 **300mm 장비 · 재료**는 **부분적 표준화**를 통해 현재 **생산라인 공정 효율성 및 장비 생산성 극대화** 추진

○ 특히 **자동화 설비, 장비 · 모듈간 인터페이스*, 패키징** 등 **여전히 표준화가 부족한 분야**에 집중

* 센서류 데이터 호환, 웨이퍼 물류시스템, 장비간 통신 · 인터넷 네트워크 등

□ 2012년 이후 적용이 예상되는 **450mm 장비 · 재료**는 **전면적 국제 표준 선점**을 통해 **소자업계 글로벌 기술 리더십 확보** 및 국내 **장비 · 재료업계 경쟁력 향상**전략 추진

○ **i-SEMATECH***의 **450mm 표준화 프로그램**에 **국내 장비 · 재료 기업이 참여**하여 국제표준 주도 및 신규시장 창출 도모

* IBM, 휴렛팩커드, TI, 도시바, TSMC 등 반도체기업 및 미국 연방정부가 1988년 설립한 하이테크 컨소시엄 (본부/생산공장 텍사스 오스틴 소재)

○ **표준화 협의체**는 i-SEMATECH 연구 결과를 공유하면서 국내 장비 · 재료 업계의 **450mm 장비 · 재료 개발 로드맵** 수립

* 우선 450mm 실리콘 웨이퍼 및 웨이퍼 제조장비 개발부터 추진

다. 차세대 소자 표준화

① 메모리 소자

□ 차세대 **테라비트급 메모리***의 **시스템, 인터페이스, 소자 규격** 등의 표준화를 **소자업계 공동 사업**으로 추진

* STT-M램(포스트 D램), Emerging 메모리(포스트 플래시메모리) 분야

○ 국가 R&D사업*의 원천기술 개발과 연계하여 **국내·외 지적재산권 확보 → 성능 평가 → 표준화**를 단계적 추진

【 차세대 메모리 사업 개요 】

• 연구개요 : 총 7년(2005~2011)간 505억원 투입하여 차세대 비휘발성 메모리 소자(4종) 개발 (삼성전자, 하이닉스 및 학계 공동연구)
• 주요실적 : 05~07년간 135건 특허출원(28건 등록), 08년 8건 특허 기업이전
• 기대효과 : D램, 낸드플래시에 이은 차세대메모리 시장 선점 (2012년)

□ 국내 소자업계의 **국제 표준화기구(JEDEC 등) 주도적 참여**를 통해 **차세대 메모리 국제 표준 리더십** 확보

* 현재 JEDEC 소자 표준화는 미국(인텔 등)·일본(도시바 등)이 주도

○ 향후 **국제 표준 + 원천특허 패키지 전략**으로 차세대 메모리 시장에서 우리 **업계 공동의 강력한 「IP 컨소시엄」**으로 확대

* IP 컨소시엄은 경쟁국(일본, 대만, 중국 등) 견제 및 국제 특허분쟁 공동 대응

※ 일본 PDP 업계(히다찌+마쓰시다+후지쯔)는 공동 특허풀(HPPL) 운영

② 기타 소자

□ 3백만 화소 이상의 **차세대 CIS**(CMOS Image Sensor) 및 **기타 소자 표준화 가능성 검토**를 통해 **세계 1위 소자경쟁력 강화**

* 소자 워킹그룹에 삼성전자, 하이닉스, 동부하이텍, 매그나칩 공동 참여

3. 향후 추진계획

□ **금년 하반기** 중 반도체 표준화 사업 추진을 위한 **사전 기획을 완료**하고 **2009년부터** 본격적인 **분야별 표준화 개시**

○ 표준화 추진계획은 협의체 구성 후 **장비·재료·소자 분야별로 세부계획을 수립**하고 **공청회·업계간담회** 등을 거쳐 확정

* 특히 SEMI KOREA, 기술표준원 등의 표준화 논의를 유기적으로 통합

【 표준화사업 기획 절차 】

표준화협의체 구성·발족	▶	장비·재료·소자 분야별 기획	▶	공청회·간담회 의견수렴	▶	기본계획안 확정
8월		9월~10월		11월		12월

○ **정부**는 09년부터 **표준화 협의체 운영, 국내 표준체계 수립, 국제 표준기구 협력활동** 등에 필요한 **소요재원을 지원**

* 2012년 표준화 완료를 목표로 09~12년(4년)간 총 40억원 투입 예정

□ **2009년부터 장비·재료**는 **300mm·450mm 표준화**를 **동시 추진**하고, **소자**는 **차세대메모리 개발과 연계**하여 추진

1) 장비·재료 : 웨이퍼 → Carrier → 생산장비 → 성능평가 → 국제 표준
2) 소자 : 소자 셀 구조 표준 → 시스템·인터페이스 표준 → 국제 표준

【 표준화사업 중장기 기술로드맵 】

<table>
<tr><th colspan="2">구 분</th><th>2008년</th><th>2009년</th><th>2010년</th><th>2011년</th><th>2012년</th><th>2013년</th><th>2014년</th><th>2015년</th></tr>
<tr><td>300mm</td><td>장비</td><td colspan="2">300mm Prime 추진
(세계1위 장비 5종 확보)</td><td colspan="6">세계 장비시장 점유율 30% 달성</td></tr>
<tr><td rowspan="2">450mm</td><td>재료
(웨이퍼)</td><td colspan="2">두께, 무게,
형태 표준화</td><td colspan="3">표면 거칠기, 변형도,
중금속 오염 표준화</td><td colspan="3">양산용 웨이퍼 생산</td></tr>
<tr><td>장비</td><td colspan="2">입출력단, 카세트,
반송장치 표준화</td><td colspan="2">α-version 개발</td><td colspan="2">β-version 개발</td><td>양산장비 공급</td></tr>
<tr><td rowspan="3">차세대
메모리
소자</td><td>STT-
MRAM</td><td colspan="2">메모리 cell
구조 표준화</td><td colspan="3">시스템, 인터페이스,
규격 표준화</td><td colspan="3">국제표준 등록 및 적용</td></tr>
<tr><td>Emerging
Device</td><td colspan="3">메모리 cell 구조
표준화</td><td colspan="2">시스템, 인터페이스,
규격 표준화</td><td colspan="3">국제표준 등록 및 적용</td></tr>
<tr><td>CIS</td><td colspan="3">센서 구조 표준화</td><td colspan="2">시스템, 인터페이스,
규격 표준화</td><td colspan="3">국제표준 등록 및 적용</td></tr>
</table>

Ⅱ 차세대 반도체 공동 R&D 개시 (大-大 기술협력)

1. 차세대 반도체 공동R&D 필요성

가. 차세대 반도체 개발의 중요성

□ **D램·플래시메모리의 미세화·집적화 한계**로 인해 **30나노 이하 메모리**에 대해서는 **차세대 메모리로의 전환**이 불가피

* 그간 메모리반도체는 매년 10나노의 미세화가 진행 (현재 50나노 수준)

○ **D램**은 **소자구조**[1]**상 집적도의 한계**가 있으며, **플래시메모리**는 30나노 이하 미세화시 **기술적 특성 구현이 어려움**[2]

1) 트랜지스터 + 커패시터의 구조로 인해 30나노 이하 셀 구성이 어려움
2) 30나노 이하에서는 셀간 간섭에 의한 소자 동작 불안정성 증대

□ 차세대 메모리는 **고집적화, 고성능(고속·저전력)**의 특성과 함께 현 메모리 한계를 극복하는 **'非揮發性' 구현이 필요**

○ **D램의 빠른속도 + 낸드플래시의 저장능력**을 결합한 차세대 **비휘발성메모리가 2012년 이후 메모리시장을 지배**할 전망

* 국제반도체기술로드맵(ITRS)은 차세대 비휘발성메모리의 주요 제품군으로 NFGM, TBE-NFGM, PoRAM, ReRAM, STT-MRAM 등을 제시

【 메모리 특성 비교 】

비 고	D램	낸드플래시	차세대 메모리
데이터 저장	소멸	저장	저장
처리 속도	빠름	느림	매우빠름

□ **차세대 메모리 시장**을 겨냥한 **국제 경쟁이 심화**되는 가운데 메모리 1위 위상 확대를 위한 **중장기 국가 R&D 전략 필요**

○ 특히 차세대 비휘발성메모리 가운데 **가장 동작속도가 빠른 'STT-MRAM' 개발을 중점 과제**로 추진

* STT-MRAM(Spin Transfer Torque Magnetic RAM) : 스핀주입 자화반전 방식 메모리로 비휘발성임에도 SRAM 급의 초고속 동작이 가능

【 일본의 STT-MRAM 개발사업 현황 】

· 일본은 정부 주도 NEDO 사업의 일환으로 동북대에 **産學研 (도시바 · NEC · 후지쯔 · 동북대 · AIST) 공동 연구센터**를 구축하여 **2007년부터 5년간** 비휘발성 STT-MRAM 개발 사업 시행중 (총 사업비 30억엔)

※ NEDO(New Energy and Industrial Technology Development Organization) : 일본 정부 5개 부처가 독립법인으로 설립한 산업기술개발전문기관

나. 국내 업계 공동R&D 필요성

□ 우리 업계는 **1993년 이후 메모리 세계1위**를 차지하고 있으나, 핵심 소자구조 등 **원천기술은 여전히 해외에 의존**

* 샌디스크(미), 램버스(미), 도시바(일) 등에 매년 수억불의 특허료 지불

○ 특히 우리 업계는 **세계적인 소자 · 공정 기술**에도 불구하고 **원천특허 공유, 국제 표준화** 등 **기술분야 공동대응이 미흡**

□ **공동 R&D**는 대규모 소자개발 비용을 분담함으로써 **업계간 리스크는 분담하고 이익은 공유**하는 **고효율 동반성장 모델**

○ 우리 업계는 과거 **64M D램 개발당시 공동 R&D**를 통해 **2000년대 메모리 세계 1위**의 기반을 형성

* G7사업(95~01, 삼성 · 현대 · LG 공동)에서 세계 최초로 64M D램 개발

□ 특히 차세대 메모리는 원천특허 등 **지적재산권 선점이 가능한 분야**이므로 업계 공동 R&D를 통한 **'IP 컨소시엄'** 형성 가능

* IP 컨소시엄은 경쟁국(일본, 대만, 중국 등) 견제 및 국제 특허분쟁 공동 대응

※ 일본 PDP 업계(히다찌+마쓰시다+후지쯔)는 공동 특허풀(HPPL) 운영

○ 또한 공동 R&D는 **국내 업계간 Cross-Licence, 기술 교류** 등 기술협력 확대를 통한 **글로벌 기술 리더십** 확보에 필수적

2. STT-MRAM 공동 R&D 추진 방안

가. 기본 방향

□ STT-MRAM은 2012년 시장이 형성될 전망이므로 **향후 4년간 삼성전자·하이닉스 및 연구기관 공동 R&D** 추진

○ **업계**는 **소자개발 및 성능평가, 연구기관**은 **세부 위탁연구, 정부**는 **공동 연구인프라의 장비 투자**를 지원

* 주요 장비 : 고진공 증착기(UHV Sputter System), 세정 시스템, 전자빔 현상장비(Electron Beam Lithography), 박막표면보호 증착기(Passivation PECVD) 등

□ 정부 R&D 지원구조는 기존 **'차세대메모리개발사업'의 세부과제로 추가**하여 운영하되, 독립적인 관리·평가 체계 적용

○ 삼성전자·하이닉스는 **주기적 기술교류, 연구성과 교차평가** 등을 통해 **공동 R&D의 실질적 성과 극대화** 도모

* 과거 90년대 64M D램 개발당시 공동 연구개발 구조와 동일 방식

【 차세대 메모리 사업 개요 】

- 연구개요 : 총 7년(2005~2011)간 505억원 투입하여 차세대 비휘발성 메모리 소자(4종) 개발 (삼성전자, 하이닉스 및 학계 공동연구)
- 주요실적 : 05~07년간 135건 특허출원(28건 등록), 08년 8건 특허 기업이전
- 기대효과 : D램, 낸드플래시에 이은 차세대메모리 시장 선점 (2012년)

□ 초기개발 단계인 STT-MRAM의 원천기술 확보를 통해 **향후 상용화 단계에서의 로열티** 등 **원가 경쟁력 제고**

* 2012년 STT-MRAM의 원천기술 확보시 로열티 절감규모(연간) : 약 5,000억원

○ 현재 업체별로 추진중인 **STT-MRAM 기술개발의 성과**를 **반영**하여 향후 구체적인 R&D 방향 및 내용을 조정

【 국내 업계의 STT-MRAM 개발 동향 】

- 삼성전자 : STT-MRAM을 개발 중이나, 30nm급 이하 메모리 대체 기술 등 관련 원천 기술의 한계로 정부 R&D 사업 시행 준비 중
- 하이닉스 : STT-MRAM의 기술개발 업체인 미국의 Grandis와 라이센스 및 공동개발 계약 체결(4.2) 후 정부 R&D 사업 준비 중

* Grandis Inc. : 미국의 반도체 설계 벤처회사로 STT-RAM의 기술특허 보유

나. 세부 추진계획

□ 사업 개요

○ **사업 목표** : 2012년까지 테라비트급 **차세대 비휘발성메모리** (STT-MRAM) **원천기술 개발 및 성능평가**

* STT-MRAM은 2012년 이후 본격적인 시장이 형성될 것으로 예상되며, 초기에는 Nor플래시를, 중장기적으로는 DRAM을 대체할 것으로 전망

○ **사업 기간** : **2009년 ~ 2012년** (총 4년)

○ **시행 주체** : **차세대메모리사업단**, 삼성전자 · 하이닉스 공동참여

○ **총 사업비** : **240억원** (정부 120억원 + 민간 120억원)

* 기술료 비징수 사업으로 추진하되, 향후 특허 이전시 유상 제공

【 STT-MRAM 개발 사업비 】

구분	1단계		2단계		합계
	2009	2010	2011	2012	
정부 출연금	30억원	30억원	30억원	30억원	120억원
민간 출연금	30억원	30억원	30억원	30억원	120억원
총 사업비	60억원	60억원	60억원	60억원	240억원

□ 주요 연구내용

① STT-MRAM의 **자성 소재** 및 **Barrier 소재** 기술 개발

② 30나노 이하 STT-MRAM Core Cell 배열에 관한 **집적 공정, 소자 기술, 신뢰성 평가기술** 개발

③ STT-MRAM **Chip 구조, 구동 회로 평가기술** 개발

④ STT-MRAM **설계 · 장비 · 재료 공정에 대한 원천 특허** 확보

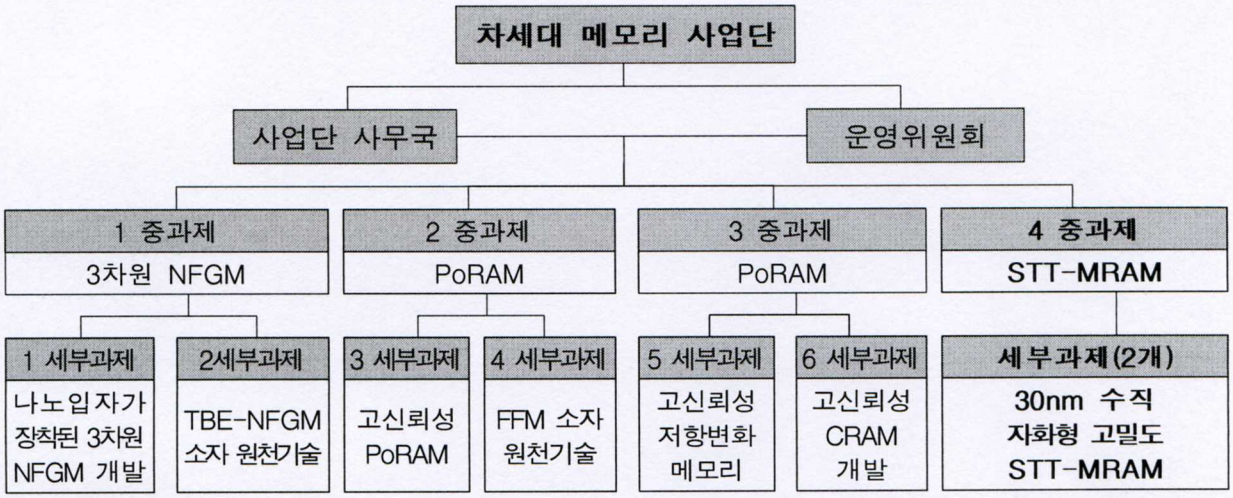
다. 사업 추진체계

□ '**차세대 메모리 사업단**'에서 동 사업을 추진하되, **실적 평가, 성과 점검** 등 사업 관리는 별도로 수행

○ 특히 과제별 **특허 평가시스템을 강화**하여 **원천특허의 조기 확보** 및 **중장기적 소자 표준화** 전략 추진

* (예시) 자체평가 → 공인기관 평가(S-A-B-C 등급화) → 수요기업 평가 (상용화 수준특허 선정) 등 다단계 질적평가

【 STT-MRAM 연구개발 추진체계 】



3. 기대 효과

□ 2015년 30나노 이하급 **차세대 메모리 시장의 45% 이상**을 점유함으로써 **국내 메모리업계의 세계시장 지배력 확대**

* 2015년 STT-MRAM 시장은 530억불 전망 (우리업계 생산규모는 239억불)

□ **반도체 소자 표준화와 연계**하여 **R&D → 성능평가 → 표준화**를 체계화함으로써 '**기술주도형 산업구조**'로 질적 성장

○ 특히 국내 소자업계의 **국제 표준화기구(JEDEC 등) 주도적 참여**를 통해 **차세대 메모리 국제 표준 리더십** 확보 가능

Ⅲ 장비·재료 성능평가 확대 (大-中小 기술협력)

장비·재료 성능평가 : 국내 중소업체 장비·재료를 대기업 생산라인에 투입, 생산수율·신뢰성 등을 비교·평가·인증하는 시스템

* 경쟁국들도 유사 시스템 운영 : i-SEMATECH(美), SELETE(日), IMEC(EU)

1. 추진 경과

□ **①신뢰성 확보부족, ②원천기술 부재, ③미흡한 투자여력** 등 국내 장비·재료 산업의 취약점 극복을 위해 **반도체 상생협력** 추진

* 세계 순위 50위 이내의 국내 장비업체는 1개사, 국내 재료업체는 20위권 (톱10 (AMAT(美), TEL(日) 등) 업체가 평균 65-70% 시장 점유)

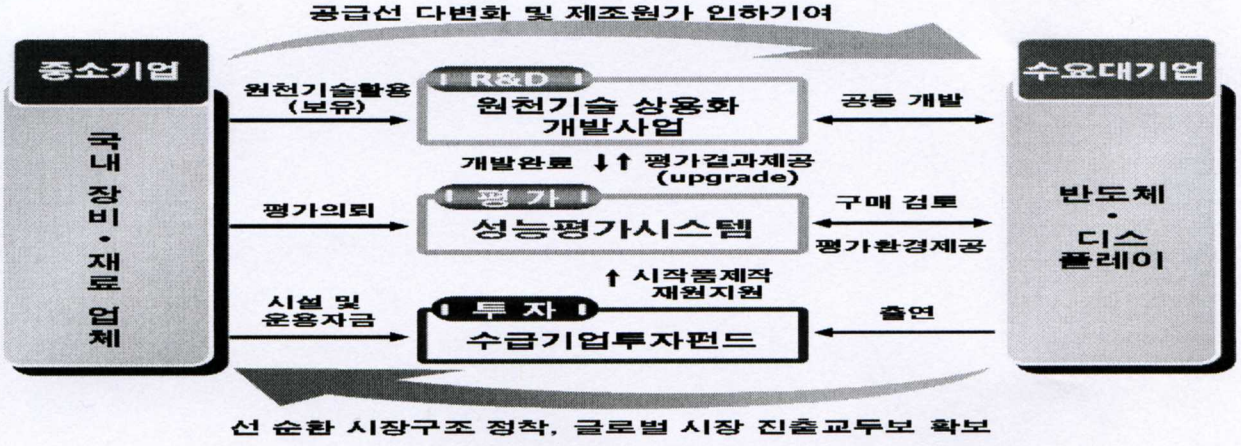
☞ **반도체 상생협력프로그램** : i)**성능평가**(신뢰성 확보), ii)**장비 상용화 R&D**(원천기술 확보), iii)**수급기업펀드**(투자자금 지원)

□ **06.11월** 반도체 업계 CEO간 **상생협력 협약** 후 **07년부터 「상생협력 프로그램」** 본격 가동

1) 성능 평가 : 총 **50개 장비·재료** 신뢰성 평가 (07.1~08.6)

2) 장비상용화사업 : **12개 핵심장비** 개발에 총 **1,250억원** 투입 (07.11~12.10)

3) 수급기업펀드 : 총 **41개업체 1,500억원** 지원 (07.3~10.2)

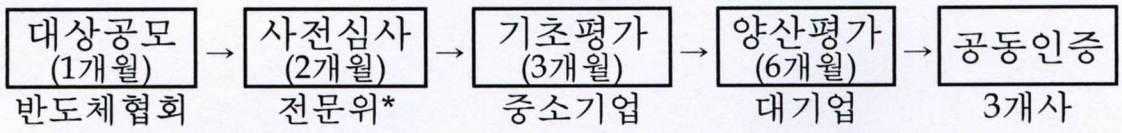


□ **성능평가** 사업은 **수직계열화 완화, 기술력 있는 중소업체에 대한 진입장벽 완화** 등을 **목표**로 **기초·양산평가** 추진 중

* 국내 기업의 수입대체 장비·재료 개발시 해외업체 납품단가가 통상 20~30% 가량 인하되어 대기업 원가절감, 구매선 안정화 효과 발생

○ **기초평가**는 장비·재료업체에 **대기업 기술진 파견지도, 양산평가**는 **대기업 생산라인에 투입**하는 형태로 추진 중이며, 기초평가 → 양산평가 → 인증에 **1년의 사업주기** 소요

< 성능평가 사업 흐름도 >



2. 성능평가 사업 주요 실적

□ 그간 성능평가 사업은 **1차 사업**(07.3~07.8) 및 **2차 사업**(07.9~08.5)을 추진하여 **총 40개 품목** 평가 완료 (10개 품목 평가중)

○ 대기업간 **공동평가**는 **4건(1차) → 7건(2차)**, **신규진입 장비·재료업체**는 **6개업체(1차) → 11개업체(2차)**로 확대 추진

< 그간 성능평가 사업 추진현황 >

구 분			삼성전자	하이닉스	동부하이텍	계
1차 (27)	계		10	13	4	27
	완료 (23)	기초	6	3	2	11
		양산	2	10	-	12
	진행 (4)	기초	-	-	2	2
		양산	2	-	-	2

2차 (23)	계		12	10	1	23
	완료 (17)	기초	4	3	1	8
		양산	5	4	-	9
	진행 (6)	기초	1	1	-	2
		양산	2	2	-	4

* 1·2차 사업 중 진행과제는 08년 상반기 중 완료 예정 (일부는 탈락처리)

□ 2차사업 종료 후 **1·2차 인증서 발급 및 대기업 구매실적 발표** (6.25 반도체 통합협회 출범식 및 발전전략보고회)

○ 그간 **1·2차 사업으로 성능평가가 완료된 총 40개 품목**에 대해 **대기업 3사**(삼성전자·하이닉스·동부하이텍) **공동 인증서 수여**

○ **삼성전자·하이닉스**는 성능 평가가 완료된 **장비·재료**에 대해 **07년~09년** 중 **총 6,463억원 규모** 구매 진행 중

□ 이와 별도로 **반기별**로 대기업-장비·재료업체간 **'기술교류회'**를 통해 **장비·재료 로드맵, 우수 개발사례 공유** 추진

* SEDEX(07.9월) 중 제1회 기술교류회 개최, 08.6월 2차 기술교류회 개최

3. 향후 추진계획

□ 대기업 3사는 7월부터 개시하는 **3차 성능평가 사업**(33개 품목)부터 **장비·재료 기업별 맞춤형 기술지도** 강화

○ 향후 **해외 납품선 확보에 필요한 기술력** 축적을 통해 자생력 있는 **'수출형 중소기업'**으로의 성장 지원

□ 또한 **성능평가 → 대기업 구매가 제도화** 될 수 있도록 삼성전자·하이닉스 등 **업계 자체 국산화 전략과 연계**

○ **삼성전자·하이닉스**는 모두 **장비·재료 국산화에 적극적**이며, 국산화 확대를 **08년 중점 어젠다**로 추진

※ 특히 **삼성전자는 08.1월 국산화 T/F**를 신설, **하이닉스는 국산 명품 장비·재료 육성전략**을 통해 향후 장비·재료 성능평가 사업의 구매연계를 더욱 강화할 계획