산업통상부 보도자료 APEC 2025 KOREA

보도시점 2025. 10. 23.(목) 06:00 < 10.23.(목) 석간 > 배포 2025. 10. 22.(수)

기업과 대학이 함께 키운 설계 인재, 대한민국 반도체 미래를 설계하다

- 제26회 「대한민국 반도체 설계대전」에서 우수 수상작 21점 포상-

산업통상부(장관 김정관, 이하 산업부)와 지식재산처가 주최하고 한국반도체산업협회가 주관하는 「제26회 대한민국 반도체 설계대전」 시상식이 10월 23일(목) 서울 코엑스 컨퍼런스룸에서 국내 팹리스 등 후원기업 임직원과 수상 학생들이 참석한 가운데 개최되었다.

「대한민국 반도체 설계대전」은 반도체 설계 전공 대학생들의 설계 능력 향상과 창의적인 아이디어 발굴을 위해 매년 열리고 있으며, 2000년 첫 대회를 시작으로 올해로 26회째를 맞이하였다. 이번 대회는 'Design the Future, Lead the Semiconductor'라는 표어를 주제로, 학생들이 팹리스 기업의 설계 소프트웨어를 무료로 지원받아 미래 AI 시대에 걸맞은 다양한 반도체 설계기술 아이디어를 선보였다. 특히 올해는 AI가속기(GPU·NPU 등) 수요의 증가에 따라 HBM* 관련 작품이 많이 입상해, 우리나라 반도체를 이끌어갈 청년 인재들의 가능성을 엿볼 수 있었다.

* AI가속기가 수행하는 방대한 양의 연산을 빠르고 효율적으로 처리하는데 필수적인 고대역폭 메모리반도체

이날 시상식에는 국내 21개 대학 60여명의 학생이 참석한 가운데, 서울대학교 팀이 1위를 차지해 대통령상 수상의 영예를 안았다. 이외에 국무총리상 1팀, 산업통상부장관상 4팀, 지식재산처장상 2팀, 한국반도체산업협회장상 2팀, 기업특별상 11팀 등 총 21팀이 수상하였다. 시상식 후에는 세미나도 진행하여, 학생들과 팹리스 업계 임직원들이 AI 기반의 반도체 설계 자동화(EDA) 기술을 활용한 생산성 향상 전략을 공유하는 값진 시간을 가졌다.

산업부 최우혁 첨단산업정책관은 개회사를 통해 수상한 학생들에게 축하의 말을 전하며, 지역 맞춤형 반도체 인재를 육성함과 동시에 기업과 정부가 협력하여 석·박사 R&D 지원을 확대하는 등 정부가 반도체 우수 인재 양성을 적극 지원할 것을 약속하였다.

담당 부서	첨단산업정책관 반도체과	책임자	과 장	이규봉 (044-203-4270)
		담당자	주무관	배재현 (044-203-4254)

대한민국 정책브리핑

APEC 2025 KOREA 10.27.~11.1. 경주

OPEN 출처표시 공공누리 공공저작물 자유이용허락

붙임 1 「제26회 반도체 설계대전」 시상식 개요

□ 행사목적

○ 반도체 설계 분야 전공 대학(원)생들의 창의적인 아이디어 발굴 및 설계 능력 배양을 통한 우수 설계 인재 양성

□ 행사개요

○ **(일시)** ‘25.10.23(목), 09:00~11:00

○ **(장소)** 코엑스 컨퍼런스룸(4F)

○ **(참석자)** 산업부 첨단산업정책관, 반도체산업협회 부회장, 시스템 반도체 업계 임직원, 수상 학생 등 100여명

○ **(시상)** 정부포상 8점(대통령상 1점, 국무총리상 1점, 산업통상부장관상 4점, 지식재산처장상 2점), 민간포상 13점(협회장상 2점, 기업특별상 11점)

□ 세부일정

시간		주요 내용	비고
09:00~09:15	(15’)	사전 환담	
09:15~09:35	(20’)	수상작(6점) 시연	대통령상(1), 국무총리상(1), 장관상(4) 수상작
09:35~09:40	(5’)	개회 및 주요 참석자 소개	
09:40~09:45	(5’)	모두 발언	산업통상부
09:45~09:50	(5’)	모두 발언	한국반도체산업협회
09:50~10:25	(35’)	시상식	
10:25~10:55	(30’)	설계기술 동향 세미나	시높시스코리아
10:55~11:00	(5’)	기념촬영	
11:00~		폐회	

붙임 2 「제26회 반도체 설계대전」 최종 수상작

상 명		대 학 교	대표 참가자	작 품 명
대통령상 (1)		서울대학교	서정범	차세대 HBM용 지터 필터링, 즉각 토글링 기능을 갖는 초저전력 쿼드러쳐 클럭 분배 및 생성 기술
국무총리상 (1)		연세대학교	박준수	An 18-Tb/s/mm PAM-3 On-Chip Link with Jitter Suppressing 3T4T Coding and FFE-Based Crosstalk Cancellation for Memory Interfaces
산업통상부 장관상 (4)		서강대학교	남상윤	A 0.087fs FoM Current-Mirror-Based Analog-Assisted Digital LDO with Vo Ripple Optimization
		광운대학교	한찬흠	A 62.6fJ/b/mm (On-Chip Global Bus) and 20Tb/s/mm (Die-to-Die/HBM) Low-Power Transition-Detection Transceiver with Pre/Post-Tap ISI and Supply Noise Robustness for Various-Length Interfaces
		고려대학교	신화석	A 15-Gb/s PAM-3 Transceiver with Hybrid Equalization and Time-Domain Decoder for High-Bandwidth-Memory Interfaces
		울산과학기술원	김선재	분자동역학 시뮬레이션을 위한 GNN 기반 역장 모델의 가속기 IP 설계
지식재산처장상 (2)		한양대학교	진승모	A 22Gb/s-54Gb/s Reconfigurable PAM-2/4/8 DSP-based Transmitter with 14-tap Feedforward Equalization
		고려대학교	심창민	A Double-Sampling PLL With Linearity Enhanced Inverter-Based gm Cell for Wireline Transceivers
기업 특별상 (11)	삼성전자	고려대학교	김창주	A 6-bit 3.6-GS/s 4-Channel Time-Interleaved ADC With Front-Rank MSB Decision and 2-then-1.5-bit/Cycle Architecture
	실리콘마이터스	서강대학교	정현우	A Gm-Boosted 3-stage Amplifier with Gain-Enhancing Feedforward Path for CL of 40-160nF
	LX세미콘	고려대학교	박수호	A 7-bit 1.15-GS/s 2.6-bit/cycle Asynchronous SAR ADC using Comparator Decision Skip Technique with Background Offset Calibration
	시높시스코리아	연세대학교	신호준	A 1.19-pJ/b 32-Gb/s Baud-Rate Receiver Employing 2-UI Integrated Pattern Based CDR and DFE Adaptation Without Data-Level Reference
	SK하이닉스	서울대학교	김재호	차세대 HBM용, 전압 강하를 최소화한 고속 응답형 커맨드 인지 하이브리드 전압 레귤레이터
	에이디테크놀로지	고려대학교	김태현	A Quantum-Inspired Hybrid Adiabatic Annealing Processor for Solving Traveling Salesman Problem with Constraint Hamiltonian
	텔레칩스	세종대학교	나수환	엣지 AI를 위한 통합 refractory time 기반 NoC를 적용한 저전력 뉴로모픽 프로세서
	케이던스코리아	광운대학교	유용규	A 0.081-pJ/bit/dB 17-Gb/s/Pin Transmitter for Low-Power Memory Interfaces with Charge Pump-Aided Sub Pre-Emphasis Coping with Worst-Case Patterns
	매스웍스코리아	서울대학교	채문재	A 65fsrms-Jitter and-272dB-FoMjitter, N, Fractional-N Digital PLL with a Quantization–Error-Compensating BBPD and an Orthogonal-Polynomial LMS Calibration
	사이언티픽 아날로그	이화여자대학교	박현진	비침습적 헤모글로빈 및 산소포화도 모니터링을 위한 Super Wavelength Infrared LED 기반의 CMOS 혼성신호 하이브리드 시스템
	바움디자인 시스템즈	한양대학교	이동현	A Compact 6T SRAM Compute-In-Memory Engine for Binary/Ternary Neural Networks Featuring Efficient ADC-Less and PVT-Robust Error-Aware Training Algorithm
한국반도체산업협회장상 (2)		연세대학교	정유진	A 16-to-30-Gb/s 1.03-pJ/b Baud-Rate Receiver with Referenceless CDR Employing Integrated Pattern Decoding Technique in 28-nm CMOS
		가톨릭대학교	김동현	초소형 및 고속 SWIR 카메라 칩을 위해 넓은 동작범위와 저전력 특성을 갖는 픽셀 단위의 2-step SS-ADC를 사용한 신호취득회로 설계